**TP4 : Circuits Combinatoires élémentaires**

* **Première partie** -

But :

* L’étude, la vérification et la réalisation du **Multiplexeur**.
* L’étude, la vérification et la réalisation du **Comparateur**.
* L’étude, la vérification et la réalisation du **Décodeurs**.
* L’étude, la vérification et la réalisation de **l’Encodeur**.

**Procédure 1**: **Multiplexeur**

1. En utilisant le module KL 33006 bloc e, A et B les entrées du MUX, C est le bit de contrôle et F3 la sortie (Multiplexeur 2 to 1).

Dresser la table de vérité et vérifier que l’équation de sortie du MUX 2 to 1 est la fonction F3 = CA+C’B.

1. En utilisant KL 33006 bloc f, générer la fonction F (A, B, C, D) = ∑ m (0, 2, 4, 5, 7, 8, 10, 11, 15) avec A, B et C bit de contrôle (DCBA = 23 22 21 20).

D0, D1, …. D7 : Entrées; Y : la sortie du MUX 8 to 1.

Table de vérité

1. Refaire ce montage sur plaque d’essai en utilisant le CI 74LS151

**Procédure 2**: **Comparateur**

1. En utilisant le module KL 33002 bloc c, construire le comparateur de deux nombres à un bit chacun en procédant comme suit: A, B sont les entrées à comparer ; F1, F2 et F5 sont les sorties avec A1 connecté à F7 et B1 à F6. Donner la table de vérité.
2. En utilisant KL 33002 bloc d, Réaliser et vérifier sur simulateur le comparateur de deux nombres à 4 bits chacun. Visualiser sur LED les sorties (A>B, A<B et A=B) ; les entrées sont les nombres A = A4A3A2A1 et B = B4B3B2B1. A noter qu’il faut pré-positionner les entrées de mise en cascade.
3. Réaliser le comparateur de deux nombres à 2 bits chacun en utilisant les autres simulateurs (Logigramme).

**Procédure 3**: **Décodeur**

1. En utilisant le module KL 3305 bloc c

Réaliser le décodeur (2\*4) suivant: A et B comme entrées ; Visualiser les sorties F1 ….. F4 puis dresser la table de combinaisons de ces quatre sorties F1 …. F4.

Que représente ce circuit ?

1. Décodeur BCD-7segments.

En utilisant le module KL 33005 bloc b, Connecter les entrées A, B, C et D respectivement à SW3, SW2, SW1 et SW0. Les sorties du décodeur 7448 sont connectées aux entrées de l’afficheur à 7 segments.

1. RBI connecté au DIP switch1.0 ; LT connecté au DIP1.1 (DIP1.0 et DIP1.1 au niveau haut) et BI/RBO au niveau bas.

Vérifier l’indication de l’afficheur à 7 segments pour toutes les combinaisons des entrées ABCD.

1. DIP1.1 au niveau bas et DIP1.0 au niveau haut ; la même question que a. Est-ce que les sorties diffèrent de l’étape a) ?
2. DIP1.0 au niveau bas et DIP1.1 au niveau haut ; comparer l’affichage avec les deux étapes précédentes.

**Procédure 4**: **Encodeur**

En utilisant le module KL 33005 bloc a ; Réaliser le décodeur (4\*2) avec A, B, C et D comme entrées et F8 et F9 comme sorties.

1. (A relié à A1, B relié à B1 et C relié à C1)

Dresser la table de vérité de F8 et F9 (LED) en fonction des entrées.

1. (A1 relié à F1, B1 à F2 et C1 à F3)

Refaire la table de vérité et comparer ces résultats avec ceux de a).

Comparer les deux étapes de cet encodeur.

M. KADDECHE