**TP2 : Etude et réalisations des fonctions logiques**

Buts :

* **Se familiariser avec les différentes représentations des fonctions booléennes**.
* L’étude et la vérification des fonctions booléennes sur simulateurs
* Vérification de quelques représentations des fonctions logiques en utilisant les circuits intégrés appropriés

**Procédure 1** : Première Forme Canonique (normale)

1. Pour la fonction suivante F= ∑ m (0, 1, 2, 5, 6, 7), Donner la table de vérité de F.
2. Représenter sur simulateur cette fonction et vérifier la concordance de la sortie F (LED) avec la table de combinaison.

**Procédure 2**: Seconde forme canonique

1. Représenter la fonction suivante G = (a+b’+c)(a+b’+c’)(a+b+c’) à l’aide de Diagramme de KARNAUGH.
2. Réaliser le câblage de cette fonction sur simulateur.
3. Donner la première forme canonique de G, réaliser le logigramme sur simulateur et Comparer les deux formes.

**Procédure 3**: Fonction logique (logigramme)

****

**Procédure 4 :**Fonction logique (Table de combinaisons)

Connaissant la table de combinaison

|  |  |  |  |
| --- | --- | --- | --- |
| a | b | c | H |
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 0 |

1. Réaliser H à l’aide de portes NAND, puis NOR
2. Vérifier sur simulateur en utilisant les portes AND et OR son bon fonctionnement (visualisation de la sortie H sur LED).

**Procédure 5 :**

NB : Ce TP sera accompagné par la vérification de quelques formes de représentation de fonctions logiques en utilisant les circuits intégrés appropriés (NAND : 7400 ; NOR : 7402 ; Ou exclusif : 7486 ; Inverseurs : 7404, 7406 ; ……..) sur la plaque d’essai.

M. KADDECHE