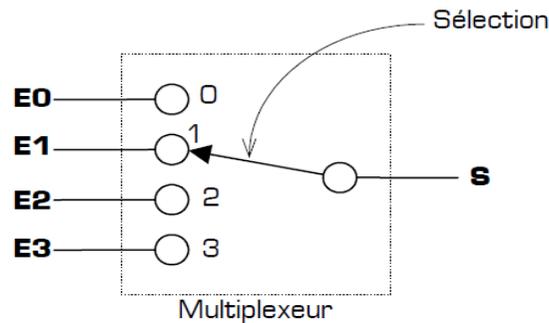


3.8 Le multiplexeur

Le multiplexage consiste à envoyer sur une même ligne de transmission des informations provenant de sources différentes.

3.8.1 Principe du multiplexage :



Dans cet exemple, le multiplexeur a 4 entrées logiques E0, E1, E2 et E3, et une sortie logique S. En fonction de la sélection, une des 4 entrées se retrouvera à la sortie du multiplexeur :

- Si la sélection est placée en position 0, la sortie prend l'état logique de l'entrée E0
- Si la sélection est placée en position 1, la sortie prend l'état logique de l'entrée E1
- Si la sélection est placée en position 2, la sortie prend l'état logique de l'entrée E2
- Si la sélection est placée en position 3, la sortie prend l'état logique de l'entrée E3

3.8.2 circuit logique

Pour la réalisation du multiplexeur par exemple 4 entrées vers une sortie, on aura besoin du décodeur à deux entrées et quatre sorties vu au cours précédant. Chaque sortie de sélection du décodeur sélectionnera l'entrée **E_i** du multiplexeur qui va être dirigée vers la sortie **S**.

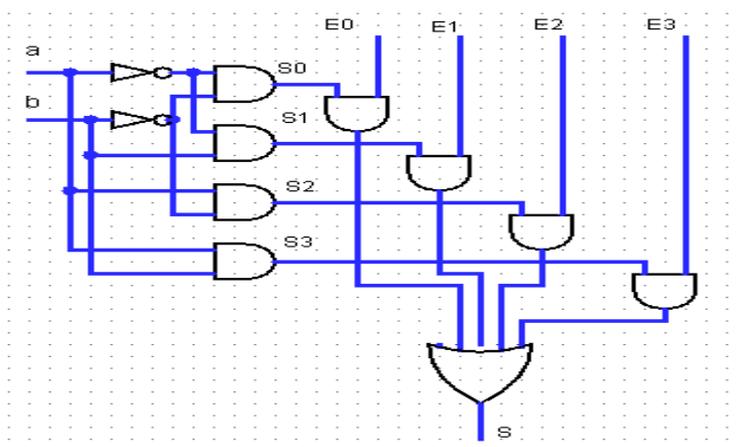


Fig 3.8.2 Mux 4vers1

Lorsque les variables a et b de sélection de la sortie du décodeur S0 sont toutes les deux à l'état logique 0, S0 prend seule l'état 1 et sélectionnera E0 et ainsi de suite. La sortie du multiplexeur prendra l'expression algébrique suivante :

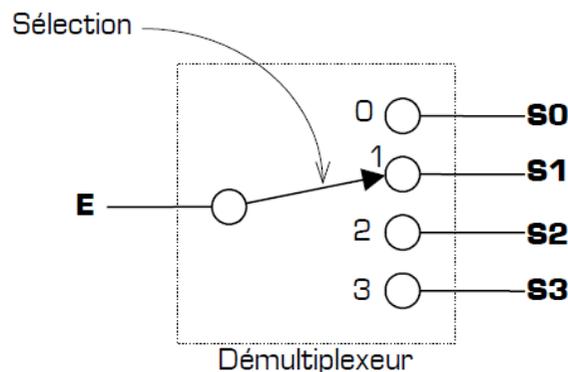
$$S = S_0 \cdot E_0 + S_1 \cdot E_1 + S_2 \cdot E_2 + S_3 \cdot E_3$$

$$S = \bar{a} \cdot \bar{b} \cdot E_0 + \bar{a} \cdot b \cdot E_1 + a \cdot \bar{b} \cdot E_2 + a \cdot b \cdot E_3$$

3.9 Le demultiplexeur

Le démultiplexage consiste à répartir sur plusieurs lignes des informations qui arrivent en série sur une même ligne.

3.9.1 Principe du démultiplexage



Dans cet exemple, le démultiplexeur a 1 entrée logique E, et 4 sorties logiques S0, S1, S2 et S3. En fonction de la sélection, les informations présentes sur l'entrée du démultiplexeur se retrouvent sur l'une des sorties :

- Si la sélection est placée en position 0, l'état logique de l'entrée E se retrouve sur la sortie S0
- Si la sélection est placée en position 1, l'état logique de l'entrée E se retrouve sur la sortie S1
- Si la sélection est placée en position 2, l'état logique de l'entrée E se retrouve sur la sortie S2
- Si la sélection est placée en position 3, l'état logique de l'entrée E se retrouve sur la sortie S3

3.9.2 circuit logique

Pour la réalisation du démultiplexeur par exemple 1 entrées vers quatre sorties, on aura besoin du décodeur a deux entrées et quatre sorties vu au cours précédant. Chaque sortie du décodeur sélectionnera une des quatre sorties **M0** ou **M1** ou **M2** ou **M3** du démultiplexeur vers laquelle va être orientée l'entrée **E**.

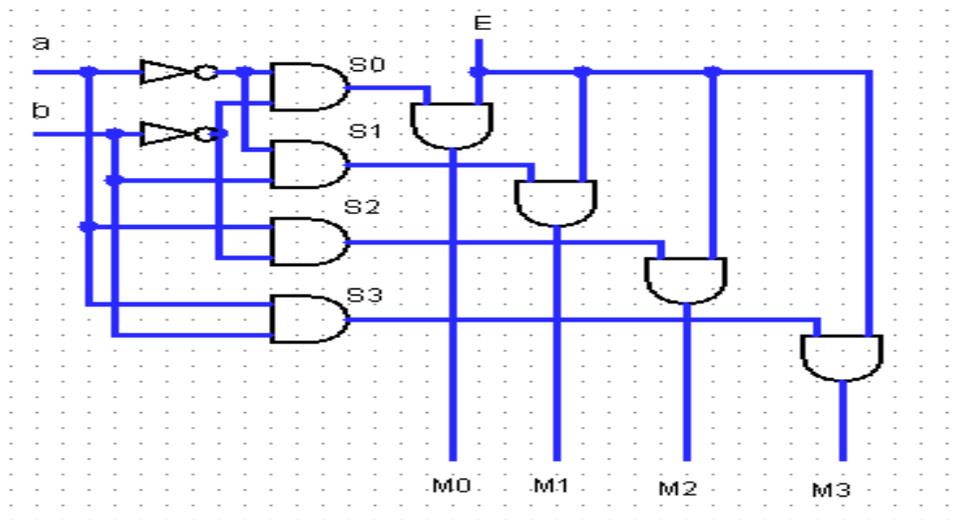


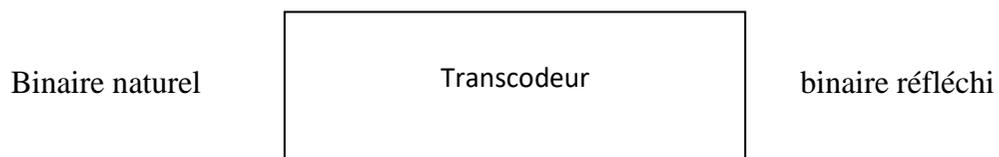
Fig 3.9.2 demux 1vers4

3.10 Le transcodeur

3.10.1 Etude d'un transcodeur binaire réfléchi / binaire naturel.

Ce type de circuit permet de convertir une position codée en binaire en un nombre binaire réfléchi (code Gray) correspondant à cette position.

L'exemple qui suit porte sur la conversion de code sur 4bits, de $b_3b_2b_1b_0$ à $g_3g_2g_1g_0$.



Il s'agit maintenant de concevoir la TdV de ce circuit combinatoire à quatre sorties.

TdV du transcodeur binaire-Gray

b_3	b_2	b_1	b_0	g_3	g_2	g_1	g_0
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	1
0	0	1	1	0	0	1	0
0	1	0	0	0	1	1	0
0	1	0	1	0	1	1	1
0	1	1	0	0	1	0	1
0	1	1	1	0	1	0	0
1	0	0	0	1	1	0	0
1	0	0	1	1	1	0	1
1	0	1	0	1	1	1	1
1	0	1	1	1	1	1	0
1	1	0	0	1	0	1	0
1	1	0	1	1	0	1	1
1	1	1	0	1	0	0	1
1	1	1	1	1	0	0	0

Il s'agit maintenant de simplifier les quatre fonctions de la sortie de la table afin d'alléger le logigramme en utilisant le tableau de Karnaugh. $D=b_3$, $C=b_2$, $B=b_1$ et $A=b_0$

DC\BA	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	1	1	1	1
10	1	1	1	1

$g_3 = b_3$

DC\BA	00	01	11	10
00	0	0	0	0
01	1	1	1	1
11	0	0	0	0
10	1	1	1	1

$g_2 = b_3 \oplus b_2$

DC\BA	00	01	11	10
00	0	0	1	1
01	1	1	0	0
11	1	1	0	0
10	0	0	1	1

$$g_1 = b_2 \cdot \bar{b}_1 + \bar{b}_2 \cdot b_1 = b_2 \oplus b_1$$

DC\BA	00	01	11	10
00	0	1	0	1
01	0	1	0	1
11	0	1	0	1
10	0	1	0	1

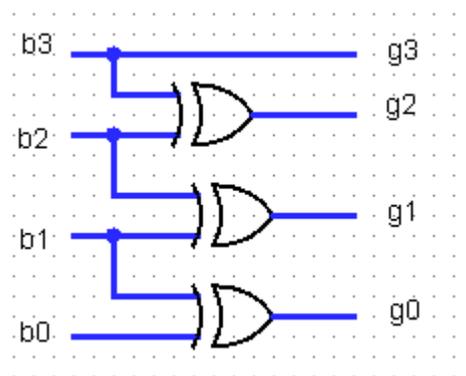
$$g_0 = b_1 \oplus b_0$$


Fig 3.10.1 : Transcodeur binaire-Gray

Il existe une multitude de convertisseur de codes.

A titre d'exercice et en suivant les étapes précédentes, faire le convertisseur gray binaire.