

Organisation interne (ACIA) : Interface série de MOTOROLA

- **RTD (Registre de transmission de données)** : c'est un registre de transmission à écriture seulement, il contient l'octet à émettre via un registre à décalage parallèle-série, les données seront présentes sur la ligne T_xD et synchronisé par une horloge de transmission.
- **RRD (Registre de réception de données)** : c'est un registre à accès en lecture seulement, il contient le mot reçu après un décalage série -parallèle, les données sont reçues via la ligne R_xD cadencée par la fréquence de l'horloge de réception.
- **RC (Registre de control)** : c'est un registre à écriture seulement, il permet de programmer le protocole de communication série (vitesse, le format du mot, et le mode).
- **RE (Registre d'Etat)** : c'est un registre à accès en mode lecture seulement, il contient des informations sur l'état du mot reçue.

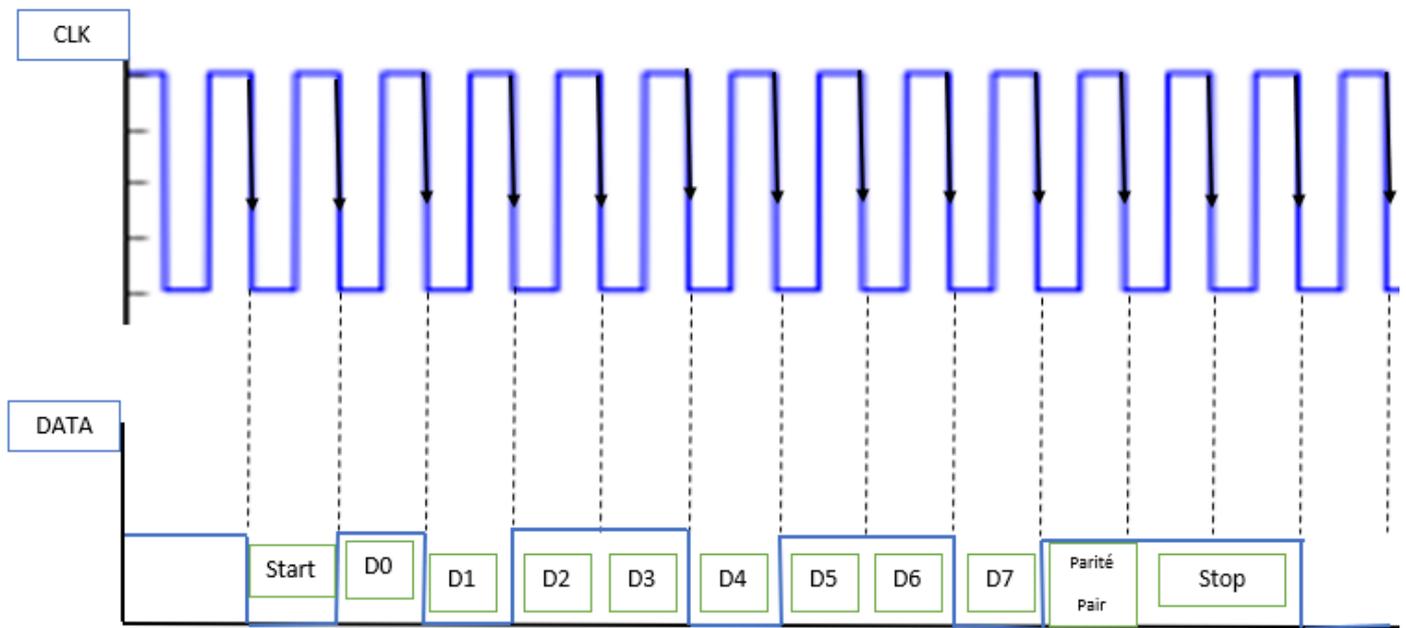
Adressage des registres interne de l'ACIA :

Bus	A ₁₅	A ₁	A ₀	R/ \bar{W}	Registre sélectionné
	CS ₀	Décodage CS ₁ $\overline{CS_2}$			
Adr	1	1	0	0	RS
Adr	1	1	0	1	RE
Adr+1	1	1	0	1	RTD
Adr+1	1	1	0	1	RRD

Exemple :

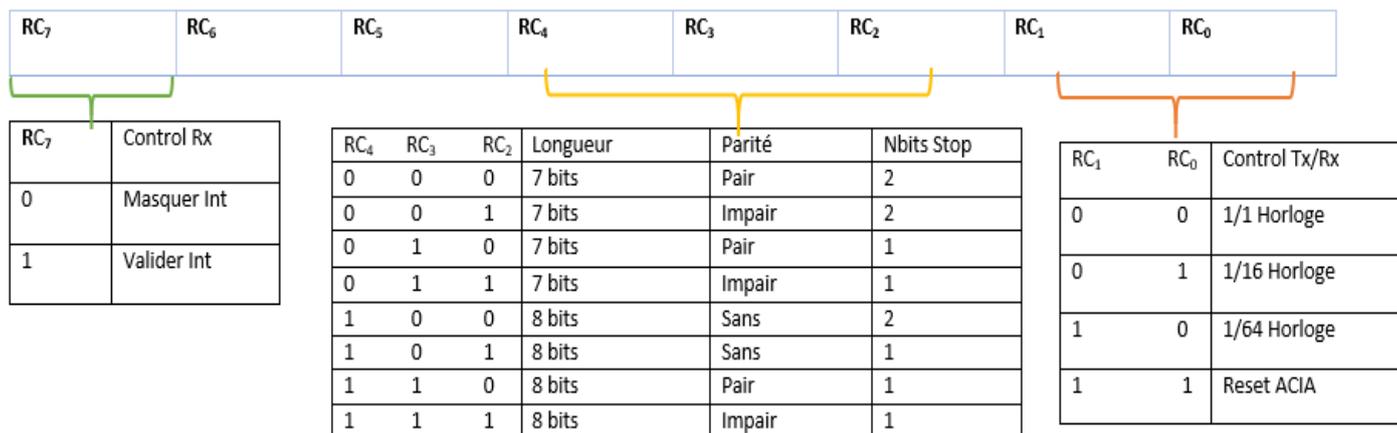
- Si Adresse de sélection d'ACIA est Adr : 70
 ⇒ RC et RE ⇒ Adresse = 70
 ⇒ RTD et RRD ⇒ Adresse = 71

III. Programmation de l'ACIA:



- La communication série gérée par l'ACIA utilise la procédure de START-STOP, chargée caractère transmis ou reçu à un format de 7 ou 8 bits avec ou sans contrôle de parité. Il est précédé par un bit START et suivi par 1 ou 2 bits STOP, chacun de ces bits est synchronisé sur une horloge mais la suite des caractères est asynchrone.

[Programmation du registre de contrôle RC](#)



NOTE : 1 bauds = 1bit/sec.

- Les bits RC₁, RC₀ : permettent de sélectionner le rapport de division dans l'Horloge de Tx/Rx.

Dans le cas ou RC₁, RC₀ = 1 1 ⇒ une remise à zéro (Reset) de l'ACIA est confirmé pour l'initialisation de l'ACIA.

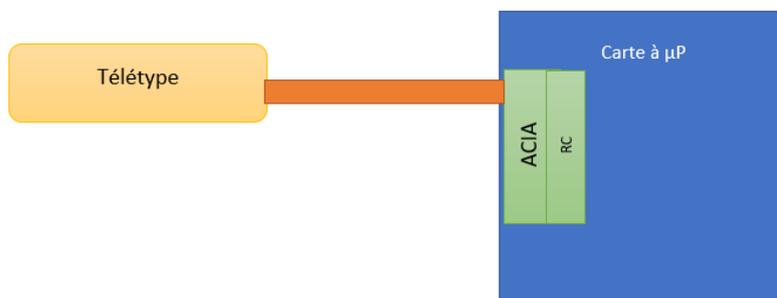
- Les bits RC₄, RC₃, RC₂ : permettent de sélectionner le format du mot reçu ou transmis.
- Les bits RC₆, RC₅ : actifs en transmission, ils permettent d'assurer une synchronisation avec le modem (Dans le cas pas de modem : 0 0)
- Le bit RC₇ : actif en réception, ce bit lorsqu'il est à 1, il permet d'interrompre le µP quand le registre de réception est plein.

Exemple de programmation de registre de contrôle :

- On veut recevoir d'un télétype une donnée et la stocker en mémoire à l'adresse : 8000.
- Le protocole de communication série est comme suite :

Fréquence Horloge ACIA : 1760 Hz, vitesse de réception : 110 bauds.

- Le Télétype transmet un mot de 7 bits avec parité Impaire et 2 bits Stop.
- Ecrire un programme d'initialisation de l'ACIA.



- On suppose que l'adresse de base de l'ACIA : 04

04 → Adresse : RC et RE

05 → Adresse : RTD et RRD

• Solution :

MVI A, 03

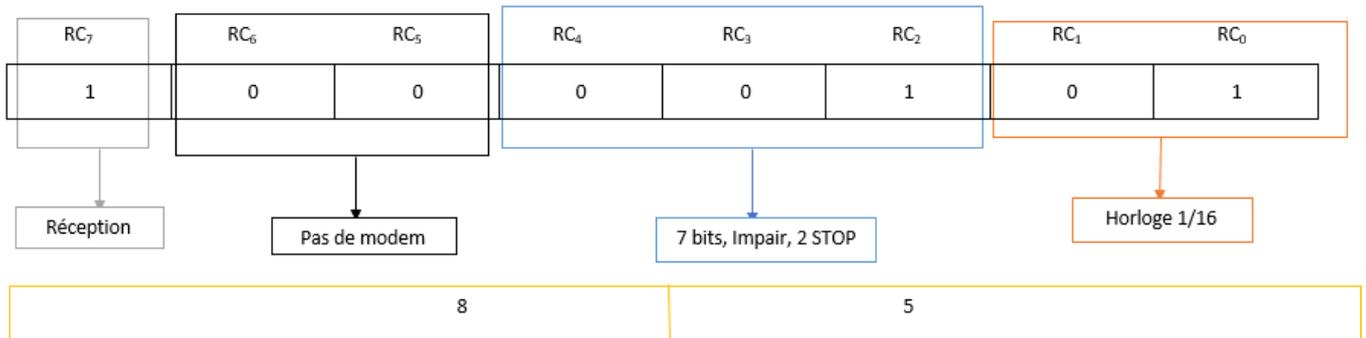
OUT 04 → Master Reset de l'ACIA

MVIA, 85 → Programmer le protocole

OUT 04

IN 05 → Lire registre reception

STA 8000 → Stocker dans case mémoire 8000



Rôle des bits (Indicateurs) du registre d'état :

