Formation Automatique et Informatique Industrielle

Master 1 S2

Matière: Systèmes Embarqués et Systèmes

Temps Réel SE-STR

Par: ATOUI Hamza

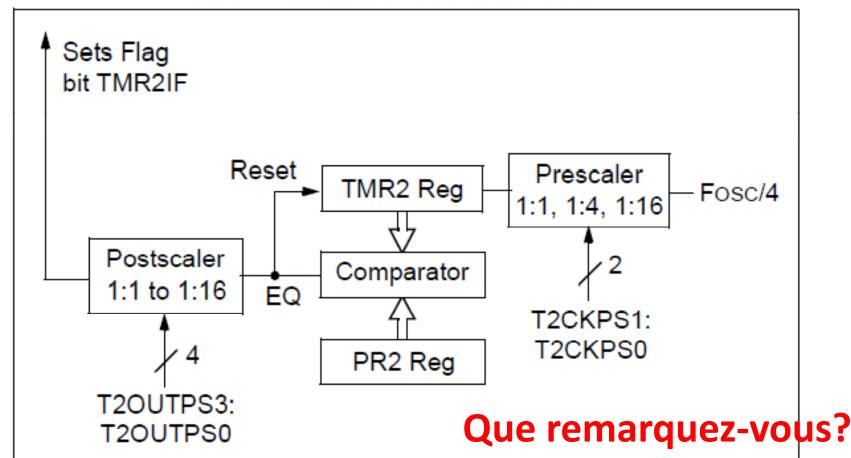
Plan du cours

- Le modulateur PWM est un élément essentiel dans pas mal de montage électronique:
 - Variateur de vitesse des moteurs.
 - Variateur de luminosité des lampes.
 - Commande des convertisseurs DC-DC, DC-AC et AC-DC
 - Convertisseur numérique analogique avec un filtre passe bas à la sortie PWM.
- Toutes ces applications rendre l'étude de modulateur PWM est indispensable!

- La série PIC16F est une série de μC équipée par 3 TIMERs.
 - TIMERO (8 bits),
 - TIMER1 (16 bits),
 - TIMER2 (8 bits).
- Les TIMER1 et TIMER2 présentent des éléments essentiels d'un module de grand intérêt qui s'appelle CCP (Compare/Capture/PWM).
- Dans ce qui suit, on va étudier seulement le TIMER2 et le module CCP en mode PWM.

- Le TIMER2 : est un TIMER 8 bits avec un PRESCALER (prédiviseur) et un POSTSCALER (post-diviseur) utilise l'horloge interne Fosc/4 comme source d'incrémentation.
- La figure suivante présente le schéma block du TIMER2:

TIMER2 BLOCK DIAGRAM



- D'après le DATASHEET, le module TIMER2 utilise 3 registres pour fonctionner:
 - Le registre T2CON (contrôle).
 - Le registre TMR2 (comptage).
 - Le registre PR2 (période).
- La figure du schéma block donne une idée sur le fonctionnement, l'horloge Fosc/4 attaque le PRESCALER puis le PRESCALER attaque le registre TMR2 pour incrémenter. La valeur de registre TMR2 sera comparé avec le contenu de registre PR2, au moment de l'égalité, la logique interne de module TIMER2 génère un RESET (remise à zéro) du registre TMR2 pour commencer une autre période (Période de comptage = la valeur de registre PR2 plus 1 [PERIOD = PR2+1]).
- À chaque égalité entre les deux registres TMR2 et PR2, la logique interne génère un événement d'incrémentation du POSTSCALER, ce dernier au moment de son débordement génère une demande d'interruption par le positionnement du flag TMR2IF.

• Le format de registre T2CON:

T2CON: TIMER2 CONTROL REGISTER (ADDRESS 12h)

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
_	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR20N	T2CKPS1	T2CKPS0
bit 7							bit 0

TOUTPS3:TOUTPS0: Timer2 Output Postscale Select bits

```
0000 = 1:1 postscale
```

0001 = 1:2 postscale

0010 = 1:3 postscale

1111 = 1:16 postscale

TMR2ON: Timer2 On bit

1 = Timer2 is on

0 = Timer2 is off

T2CKPS1:T2CKPS0: Timer2 Clock Prescale Select bits

00 = Prescaler is 1

01 = Prescaler is 4

1x = Prescaler is 16

 Question: d'après le PRESCALER, le POSTSCALER et le registre TMR2/PR2, quelle est la valeur max qu'on peut aller par le module TIMER2 ???

 Attention : toute écriture dans les registres TMR2 et T2CON avec le RESET provoque un effacement de PRESCALER et POSTSCALER

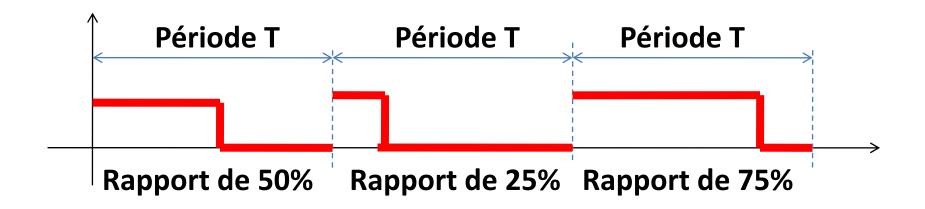
REGISTERS ASSOCIATED WITH TIMER2

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on: POR, BOR		Value on all other Resets	
0Bh, 8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBIF	0000	000x	0000	000u
0Ch	PIR1	PSPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000	0000	0000	0000
8Ch	PIE1	PSPIE ⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000	0000	0000	0000
11h	TMR2	Timer2 Module's Register									0000	0000	0000
12h	T2CON	72 <u>-2</u> 2	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000	0000	-000	0000
92h	PR2	Timer2 Period Register								1111	1111	1111	1111

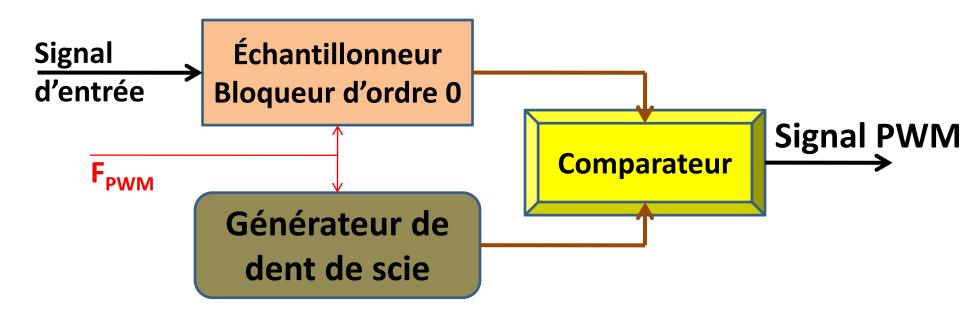
Legend: x = unknown, u = unchanged, - = unimplemented, read as 'o'. Shaded cells are not used by the Timer2 module.

- La série des μC PIC16F possède 1 ou 2 modules CCP, avec le mode PWM utilise le TIMER2 comme base de temps.
- Avant de commencer l'étude de module CCP en mode PWM (Pulse Width Modulation), c'est quoi la modulation à largeur d'impulsion (MLI en français)???

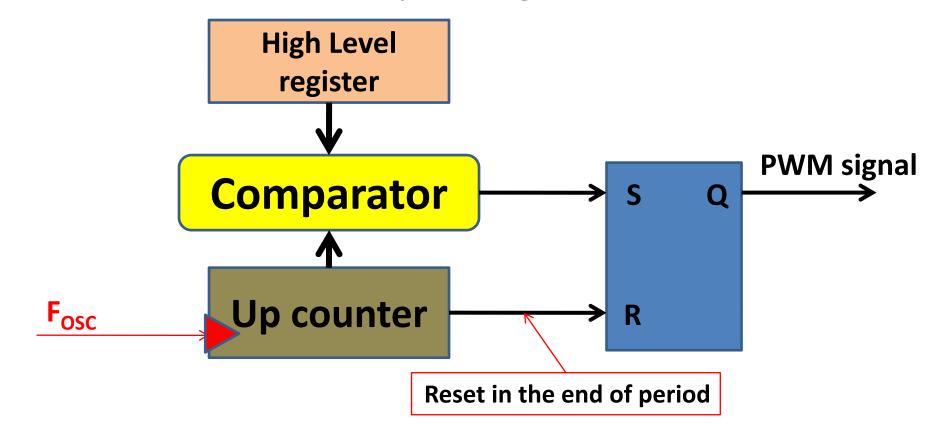
- Le signal PWM est un signal numérique tout/rien (1/0)
 à une fréquence fixe et un rapport cyclique (DUTY
 CYCLE) variable au besoin (Rapport cyclique = Temps de niveau haut / la période [DC = TH/P]).
- Il existe deux types de modulateur PWM, le modulateur analogique et le modulateur numérique.



 Le modulateur analogique se compose par un échantillonneur-bloqueur d'ordre 0, un générateur de dent de scie et un comparateur avec tout l'ensemble cadencé par la fréquence de signal PWM F_{PWM} comme indique la figure suivante:

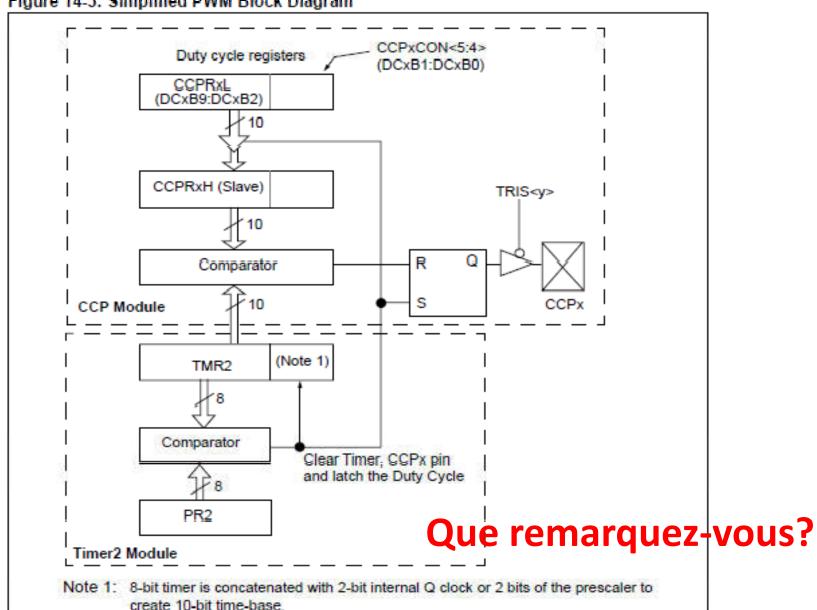


 Le modulateur numérique se compose par un registre contient la valeur de niveau haut, un générateur de dent de scie (simple compteur) cadencé par la fréquence du système F_{osc}, un comparateur et une bascule SR comme indique la figure suivante:



- heureusement, le hardware de modulateur PWM se trouve à l'intérieur de μC PIC16F par la présence de module CCP sur une résolution maximal de 10 bits. Il se fait de configurer le module CCP en mode PWM puis le TIMER2 pour régler la base de temps.
- La figure suivante présente le schéma block de modulateur PWM des μC PIC16F:

Figure 14-3: Simplified PWM Block Diagram

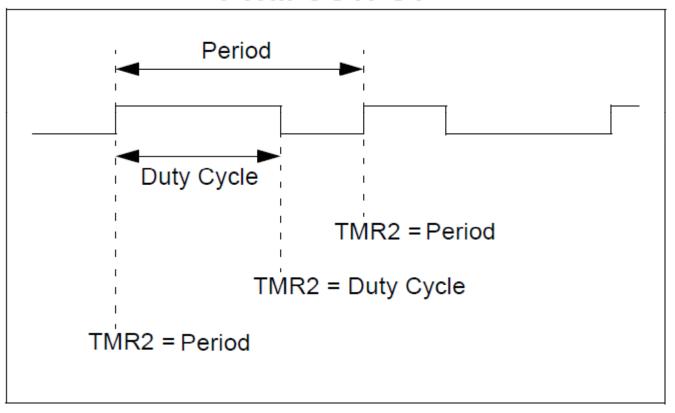


Pour configurer le module CCP en mode
 PWM, il faut passer par le registre CCPxCON

CCP1CON REGISTER/CCP2CON REGISTER (ADDRESS 17h/1Dh) R/W-0 R/W-0 R/W-0 U-0R/W-0 U-0R/W-0 R/W-0 CCPxX **CCPxY** CCPxM2 CCPxM1 CCPxM3 CCPxM0 bit 7 CCPxX:CCPxY: PWM Least Significant bits PWM mode: These bits are the two LSbs of the PWM duty cycle. The eight MSbs are found in CCPRxL. CCPxM3:CCPxM0: CCPx Mode Select bits 0000 = Capture/Compare/PWM disabled (resets CCPx module)

11xx = PWM mode

PWM OUTPUT



Comment calculer la période et le rapport cyclique ???

- Pour rependre à cette question; tout simplement aller au DATASHEET!
- La période de signal à la sortie de module se calcul par la formule suivante:

$$Period = (PR2 + 1) \times 4 \times T_{OSC} \times PRESCALER$$

$$F_{PWM} = \frac{1}{Period}$$

- À la fin de chaque période le module réalise les opérations suivantes:
 - TMR2 ← 0,
 - PWM Output \leftarrow 1 (si le rapport cyclique \neq 0),
 - CCPRxH ← CCPRxL.

 Le rapport cyclique (DC) se calcul par la formule suivante :

$$V = CCPRxL : CCPxCON (5:4)$$

 $DC = V \times T_{OSC} \times PRESCALER$

 Le registre PR2 de module TIMER2 avec la valeur de PRESCALER restent les responsables principaux sur le calcul de la période de signal PWM, donc pour générer un signal de période courte durée (fréquence élevée) il faut mettre dans PR2 une valeur inférieur à 255; cette situation provoque le problème de calcul de la résolution de module PWM.

Formule de calcul de la résolution:

$$RESOLUTION = \frac{LOG\left(\frac{F_{OSC}}{F_{PWM}}\right)}{LOG\left(2\right)}bits$$

PWM Period and Duty Cycle Calculation

```
Desired PWM frequency is 78.125 kHz,
Fosc = 20 MHz
TMR2 prescale = 1
     1/78.125 \text{ kHz} = [(PR2) + 1] \cdot 4 \cdot 1/20 \text{ MHz} \cdot 1
     12.8 \mu s = [(PR2) + 1] \cdot 4 \cdot 50 \text{ ns} \cdot 1
     PR2
               = 63
Find the maximum resolution of the duty cycle that can be used with a 78.125 kHz frequency
and 20 MHz oscillator:
     1/78.125 kHz= 2PWM RESOLUTION • 1/20 MHz • 1
     12.8 \mus = 2<sup>PWM RESOLUTION</sup> • 50 ns • 1
              = 2<sup>PWM RESOLUTION</sup>
     256
     log(256) = (PWM Resolution) \cdot log(2)
     8.0
               = PWM Resolution
```

At most, an 8-bit resolution duty cycle can be obtained from a 78.125 kHz frequency and a 20 MHz oscillator, i.e., 0 ≤ DCxB9:DCxB0 ≤ 255. Any value greater than 255 will result in a 100% duty cycle.

In order to achieve higher resolution, the PWM frequency must be decreased. In order to achieve higher PWM frequency, the resolution must be decreased.

EXAMPLE PWM FREQUENCIES AND RESOLUTIONS AT 20 MHz

PWM Frequency	1.22 kHz	4.88 kHz	19.53 kHz	78.12kHz	156.3 kHz	208.3 kHz
Timer Prescaler (1, 4, 16)	16	4	1	1	1	1
PR2 Value	0xFFh	0xFFh	0xFFh	0x3Fh	0x1Fh	0x17h
Maximum Resolution (bits)	10	10	10	8	7	5.5

- Pour travailler par le module CCP en mode PWM, il faut faire le suivant:
 - T2CON(TMR2ON) \leftarrow 0,
 - Configurer la PIN PWM_OUTPUT en sortie,
 - Configurer le TIMER2 (PR2, PRESCALER),
 - Configurer le module CCP en mode PWM,
 - Charger le rapport cyclique dans CCPRxL:CCPxX:CCPxY,
 - T2CON(TMR2ON) \leftarrow 1.

REGISTERS ASSOCIATED WITH PWM AND TIMER2

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0		e on: BOR	all o	e on ther sets
0Bh,8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	TMR0IE	INTE	RBIE	TMR0IF	INTF	RBIF	0000	000x	0000	000u
0Ch	PIR1	PSPIF(1)	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000	0000	0000	0000
0Dh	PIR2			_	15	_	17	_	CCP2IF	FREE	0		0
8Ch	PIE1	PSPIE(1)	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000	0000	0000	0.0.00
8Dh	PIE2	8-8	8 -1			 .	V	 2	CCP2IE	mmese.	0	16552	0
87h	TRISC	PORTC Data Direction Register									1111	1111	1111
11h	TMR2	Timer2 Module's Register									0000	0000	0000
92h	PR2	Timer2 Module's Period Register									1111	1111	1111
12h	T2CON	-	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000	0000	-000	0000
15h	CCPR1L	Capture/Compare/PWM Register 1 (LSB)									XXXX	uuuu	uuuu
16h	CCPR1H	Capture/Compare/PWM Register 1 (MSB)								XXXX	XXXX	uuuu	uuuu
17h	CCP1CON	-		CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	00	0000	00	0000
1Bh	CCPR2L	Capture/Compare/PWM Register 2 (LSB)									XXXX	uuuu	uuuu
1Ch	CCPR2H	Capture/Compare/PWM Register 2 (MSB)										uuuu	uuuu
1Dh	CCP2CON	2 3	1	CCP2X	CCP2Y	CCP2M3	CCP2M2	CCP2M1	CCP2M0	00	0000	00	0000
t.	9		8	(d) 8		***	Č	***					

Legend: x = unknown, u = unchanged, - = unimplemented, read as 'o'. Shaded cells are not used by PWM and Timer2.