Formation Automatique et Informatique Industrielle

Master 1 S2

Matière: Systèmes Embarqués et Systèmes

Temps Réel SE-STR

Par: ATOUI Hamza

Plan du cours

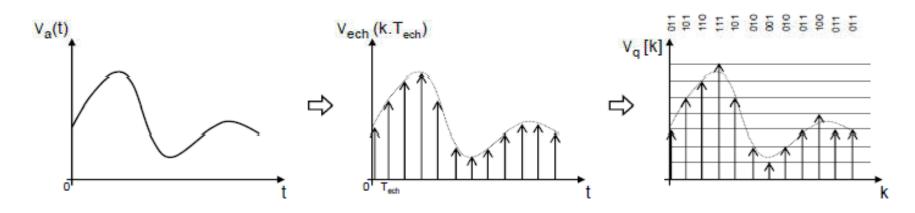
- Problématique.
- Les entrées analogiques.

Problématique

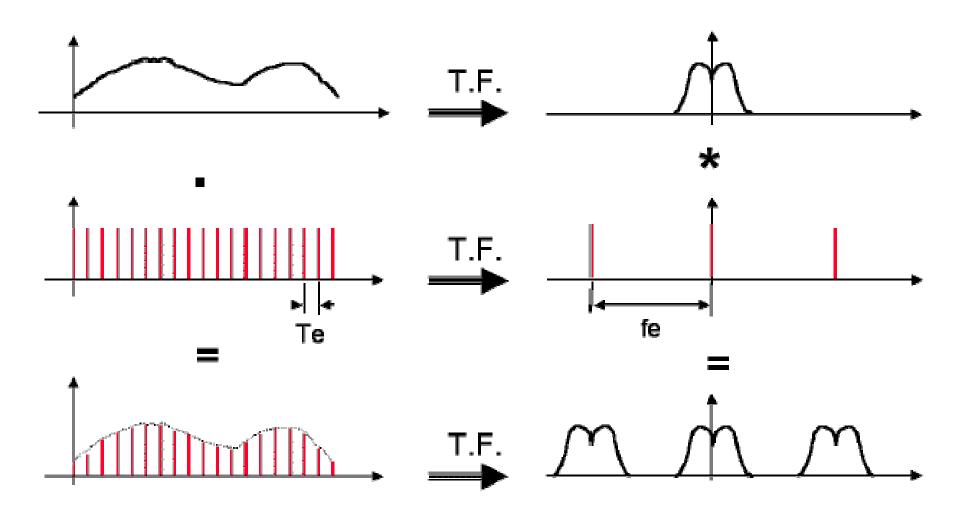
- L'environnement qu'on a dedans est un environnement purement analogique par une résolution est égale à l'infinie! Donc, comment une plateforme numérique arrive à interagir avec (résolution connue sur N bits)?
- D'autre part, les processus industriels sollicitent des interfaces de communication, de contrôle et de commande et dans pas mal de cas, en respectant un certain protocole! Est-ce que le modeste μC PIC16F84A capable d'assurer tous les services (communication, contrôle et commande) pour gérer ces processus ?

- Le monde analogique impose l'utilisation de quelques composants pour interagir avec un traitement numérique, ces composants prennent le nom de convertisseur.
- Selon le sens de communication, on distingue deux types de convertisseurs: le ADC (Analog to Digital Converter) et le DAC (Digital to Analog Converter).
- Dans ce qui suit, on va étudier le ADC par ce que la plus part des μC sont équipés par un.

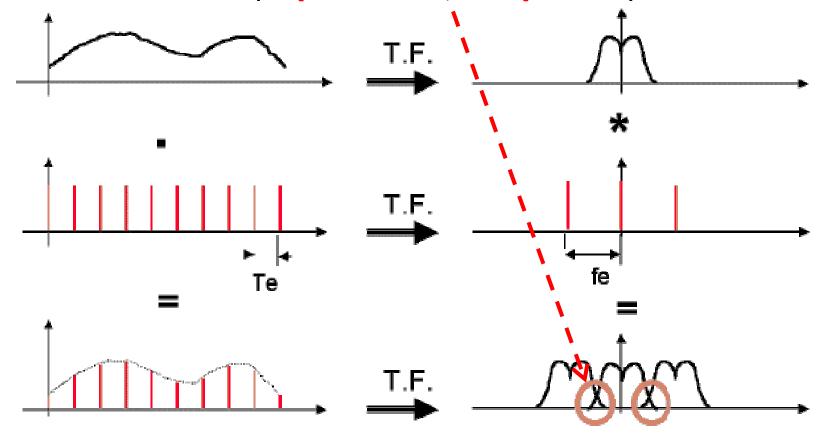
- Un convertisseur analogique numérique (ADC) est un dispositif électronique permettant la conversion d'un signal analogique en signal numérique.
- La conversion analogique numérique se fait en trois étapes (phases): l'échantillonnage, la quantification et le codage.



- L'échantillonnage consiste à représenter un signal s(t) par la suite de ses valeurs s(nT) à des instants multiples entiers d'une durée T (la période d'échantillonnage).
- Cela revient à multiplier s(t) par C_T un peigne de Dirac de période T, comme indique la figure suivante:

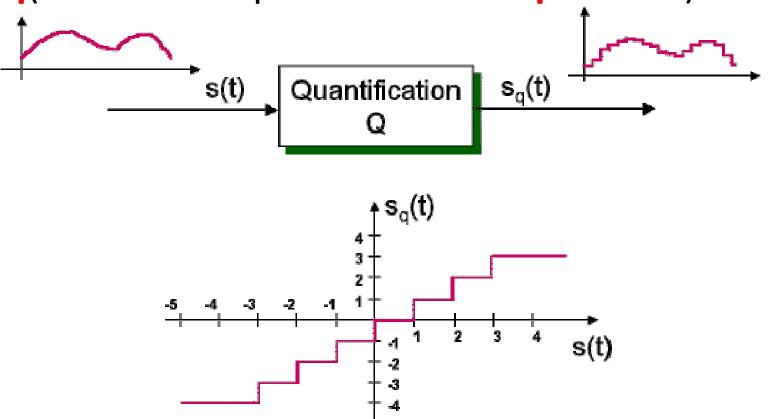


- Une multiplication en temporel correspond à une convolution en fréquentiel. Le spectre est donc périodique, de période f_e=1/T.
- On s'aperçoit que si f_e < 2f_smax, les spectres se chevauchent (repliement de spectre).



- Donc, pour éviter le repliement de spectre en respectant le théorème de Shannon nous dit que $f_e \ge 2f_s$ max.
- Il y a deux possibilités d'appliquer Shannon:
- Si f_smax est connu et dans des limites technologiquement acceptables, on choisit f_e en conséquence.
- Si f_smax est indéterminée, on fixe f_e (il est quand même nécessaire d'avoir un minimum de connaissance du signal ...) et on applique sur le signal un filtre passe bas éliminant les fréquences supérieur à 2f_e(filtre anti-repliement).

 La quantification est l'approximation de chaque valeur du signal s(t) par un entier multiple d'une quantité élémentaire q(échelon de quantification = quantum).



- La quantification entraîne une erreur dans la mesure du signal s(t) ($s_q(1,2)=1$ et $s_q(1,7)=1$ par exemple). Cette erreur est inférieure à |q| et amène un bruit de quantification.
- La représentation binaire des éléments de quantification est le codage. Il peut se faire de plusieurs manières : directe, par complément à 1 ou à 2, signe et valeur absolue, etc.

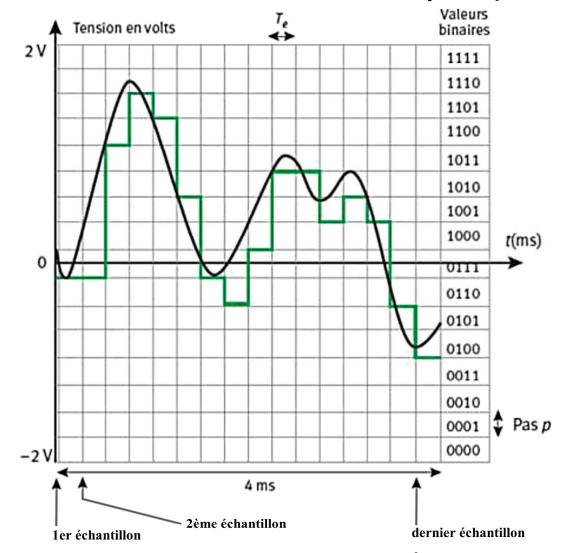
- Tout ADC se caractérise par :
 - La plage de conversion fixée par les tensions Vref+ et Vref-.
 - La résolution sur N bits.
 - Le temps nécessaire pour réaliser l'opération de conversion Tc.
- Les deux premières caractéristiques déterminent le pas de quantification q par:

$$q = \frac{\left|V_{ref}^{+} - V_{ref}^{-}\right|}{2^{N}}$$

- Si Vref+ = 5 volts, Vref- = 0 volts et N = 10 bits, donc: $q = 5/1024 \approx 0.005$ volts par pas.
- Si la tension à l'entrée de l'ADC est 3.5 volts donc la valeur numérique après conversion est :
 - -Vnum = floor(Vin/q) = 700.
- Si la valeur numérique indiquée après conversion est 500 donc cette valeur correspond à une tension:
 - -Vin = Vnum*q = 2.75 volts.

 A votre avis mes chers étudiants, quelle est l'utilité de connaitre le temps de conversion (Tc)?

 Soit la courbe analogique suivante (en noir) et le résultat de sa conversion numérique (en vert) :



- Sur combien de bits travaille ce convertisseur ?
- Combien de valeurs différentes sont-elles possibles ?
- Déterminez la période d'échantillonnage Te utilisée par ce convertisseur.
- Calculez la fréquence d'échantillonnage.
- Sachant que les valeurs max et min du signal analogique sont 2V et -2V, calculez q (quantum).
- Pour mémoriser le signal numérique correspondant à ces 4ms, combien de bits de données va-t-on avoir?
- Si le signal total dure maintenant 5 minutes, combien de bits de données seront nécessaires pour mémoriser numériquement le signal?

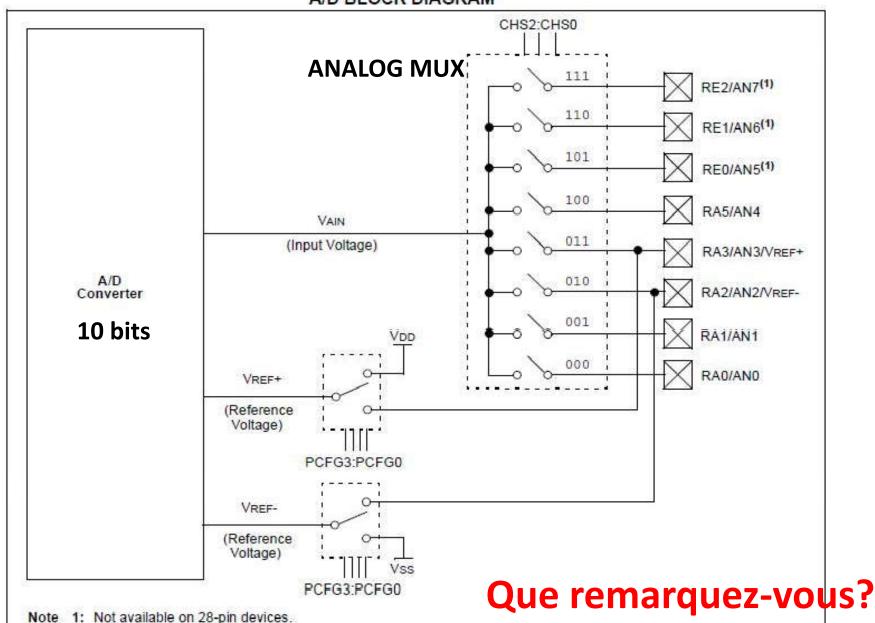
- On va essayer d'améliorer ce convertisseur A/N.
 On va passer le convertisseur sur 5 bits.
- Combien de valeurs différentes sont-elles possibles maintenant ?
- Sachant que les valeurs max et min du signal analogique sont 2V et -2V, calculez le quantum (q).
- Pour mémoriser le signal numérique correspondant à ces 4ms, combien de bits de données va-t-on avoir?

- Tout en laissant le convertisseur sur 5 bits, on va doubler la fréquence d'échantillonnage.
 - Est-ce que on a besoin de recalculer le quantum?
- Pour mémoriser le signal numérique correspondant à ces 4ms, combien de bits de données va-t-on avoir?

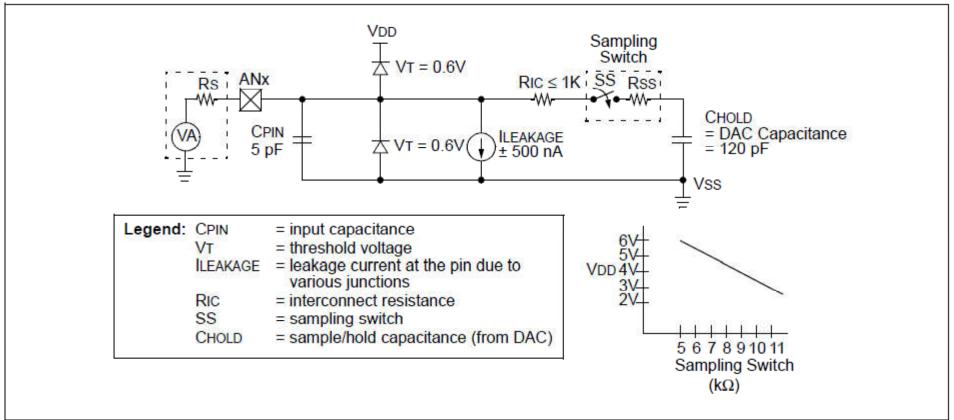
- Après cette introduction sur la conversion analogique numérique; maintenant, on va passer vers l'étude de l'ADC installé à l'intérieur des μC PIC16.
- Pour connaitre, est-ce que un μC est équipé par un ADC, tout simplement aller vers le téléchargement du DATASHEET. Ce dernier nous donne une idée sur la présence d'un ADC, le nombre d'entrées analogiques, la résolution en bit, la plage de conversion et le temps de conversion avec quelques informations concernant l'utilisation (registres internes et configuration)

- On peut citer quelques μC de la série PIC16 équipé par un ADC: le PIC16F88, le PIC16F87xA, le PIC16C7x...
- La résolution, le nombre d'entrées analogiques et le nombre de registres à manipuler, toutes ces caractéristiques se diffère d'un μC à l'autre (de 8 ou 10 bits de résolution, de 1 à 8 entrées analogiques, de 3 à 5 registres).
- Dans ce qui suit, on va étudier l'ADC de PIC16F87xA.

A/D BLOCK DIAGRAM



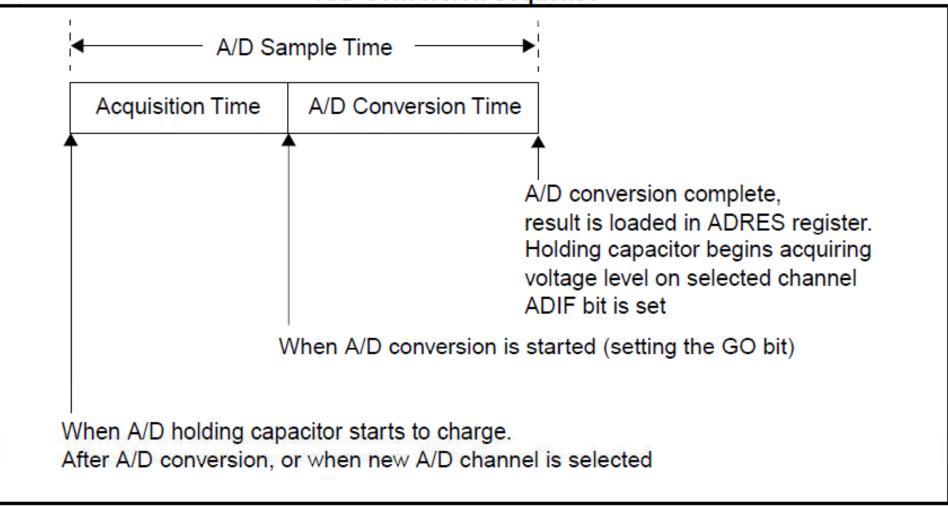
ANALOG INPUT MODEL



Que remarquez-vous?

Quel est l'intérêt de connaitre le modèle?

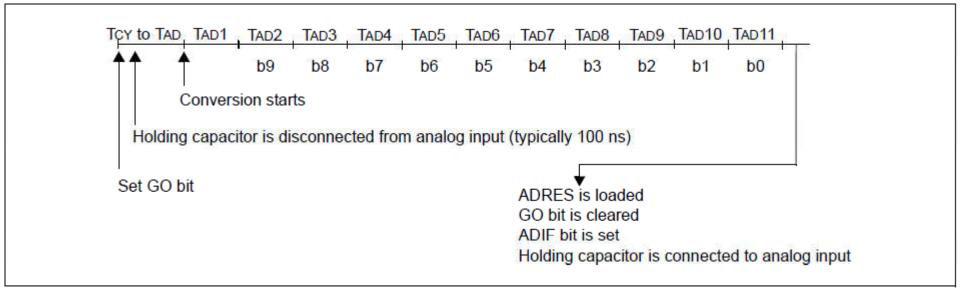
A/D Conversion Sequence



Que remarquez-vous?

- Le temps d'acquisition (Acquisition Time –Tacq-) dépend directement par la valeur de Rs (l'impédance interne de la source).
- Si **Rs** diminue, **Tacq** diminue.
- D'après le DATASHEET, il faut garder la valeur de Rs inférieur à 10kΩ pour assurer un Tacq ≤ 20 μs
- Mais le temps de conversion (Conversion Time –Tc-) est égale à 12T_{AD} avec T_{AD} présente le temps nécessaire pour calculer un bit de résultat comme indique la figure suivante :
- Pour assurer le bon fonctionnement de l'ADC if faut assurer un $T_{AD} \ge 1.6 \mu s$ (DATASHEET)

A/D CONVERSION TAD CYCLES



Que remarquez-vous?

Quel est le temps nécessaire pour convertir un échantillon en valeur numérique (Sample Time) ?

Quel est l'intérêt de connaitre le Sample Time ?

- L'utilisation de l'ADC de PIC16F87xA nécessite la manipulation de 4 registres:
 - Registre ADCONO (contrôle)
 - Registre ADCON1 (contrôle)
 - Registre ADRESL (résultat)
 - Registre ADRESH (résultat)
- Comme n'importe quel périphérique, l'utilisation de l'ADC passe par l'étape de configuration du module! Qu'est qu'on va configurer?

 Pour rependre à cette question, il faut connaitre d'abord le format des registres ADCONO et ADCON1.

ADCON0 REGISTER (ADDRESS 1Fh)

| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 |
|-------|-------|-------|-------|-------|---------|-----|-------|
| ADCS1 | ADCS0 | CHS2 | CHS1 | CHS0 | GO/DONE | _ | ADON |
| hit 7 | • | | , | | • | • | hit ∩ |

ADCON1 REGISTER (ADDRESS 9Fh)

| R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
|-------|-------|-----|-----|-------|-------|-------|-------|
| ADFM | ADCS2 | 1 | 1 | PCFG3 | PCFG2 | PCFG1 | PCFG0 |

bit 7 bit 0

- D'après le DATASHEET et le format des registres ADCONO et ADCON1, on configure le suivant:
 - Le bit ADON : pour faire marcher/arrêter l'ADC.
 - Les bits ADCS2, ADCS1 et ADCS0: pour sélectionner l'horloge de l'ADC.
 - Les bits PCFG3, PCFG2, PCFG1 et PCFG0: pour configurer les pins du PORT (A/REF/D).
 - Le bit ADFM: pour sélectionner le format de résultat (alignement à gauche ou à droite).

CHS2:CHS0: Analog Channel Select bits

```
000 = Channel 0 (AN0)
```

001 = Channel 1 (AN1)

010 = Channel 2 (AN2)

011 = Channel 3 (AN3)

100 = Channel 4 (AN4)

101 = Channel 5 (AN5)

110 = Channel 6 (AN6)

111 = Channel 7 (AN7)

ADCS1:ADCS0: A/D Conversion Clock Select bits (ADCON0 bits in bold)

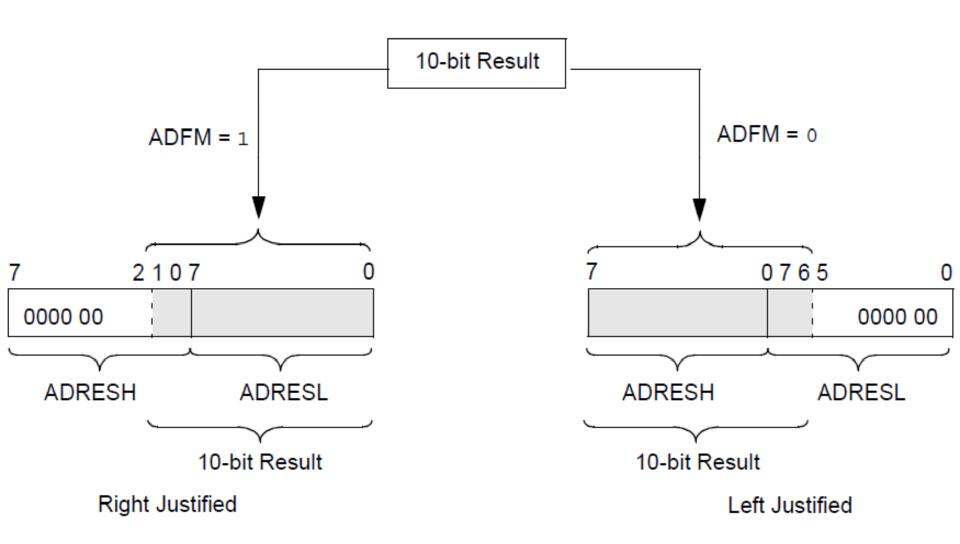
| ADCON1 <adcs2></adcs2> | ADCON0 <adcs1:adcs0></adcs1:adcs0> | Clock Conversion |
|---------------------------|---------------------------------------|---|
| 0 | 00 | Fosc/2 |
| 0 | 01 | Fosc/8 |
| 0 | 10 | Fosc/32 |
| 0 | 11 | FRC (clock derived from the internal A/D RC oscillator) |
| 1 | 00 | Fosc/4 |
| 1 | 01 | Fosc/16 |
| 1 | 10 | Fosc/64 |
| 1 | 11 | FRC (clock derived from the internal A/D RC oscillator) |

PCFG3:PCFG0: A/D Port Configuration Control bits

| PCFG <3:0> | AN7 | AN6 | AN5 | AN4 | AN3 | AN2 | AN1 | AN0 | VREF+ | VREF- | C/R |
|---------------|-----|-----|-----|-----|-------|-------|-----|-----|-------|-------|-----|
| 0000 | Α | Α | Α | Α | Α | Α | Α | Α | VDD | Vss | 8/0 |
| 0001 | Α | Α | Α | Α | VREF+ | Α | Α | Α | AN3 | Vss | 7/1 |
| 0010 | D | D | D | Α | Α | Α | Α | Α | VDD | Vss | 5/0 |
| 0011 | D | D | D | Α | VREF+ | Α | Α | Α | AN3 | Vss | 4/1 |
| 0100 | D | D | D | D | Α | D | Α | Α | VDD | Vss | 3/0 |
| 0101 | D | D | D | D | VREF+ | D | Α | Α | AN3 | Vss | 2/1 |
| 011x | D | D | D | D | D | D | D | D | _ | _ | 0/0 |
| 1000 | Α | Α | Α | Α | VREF+ | VREF- | Α | Α | AN3 | AN2 | 6/2 |
| 1001 | D | D | Α | Α | Α | Α | Α | Α | VDD | Vss | 6/0 |
| 1010 | D | D | Α | Α | VREF+ | Α | Α | Α | AN3 | Vss | 5/1 |
| 1011 | D | D | Α | Α | VREF+ | VREF- | Α | Α | AN3 | AN2 | 4/2 |
| 1100 | D | D | D | Α | VREF+ | VREF- | Α | Α | AN3 | AN2 | 3/2 |
| 1101 | D | D | D | D | VREF+ | VREF- | Α | Α | AN3 | AN2 | 2/2 |
| 1110 | D | D | D | D | D | D | D | Α | VDD | Vss | 1/0 |
| 1111 | D | D | D | D | VREF+ | VREF- | D | Α | AN3 | AN2 | 1/2 |

A = Analog input D = Digital I/O

C/R = # of analog input channels/# of A/D voltage references



- Exemple: si Fosc = 1MHz.
- configurer l'ADC par le suivant:
 - Une seule entrée analogique et le reste numérique, alignement à gauche avec Vref+ = Vdd et Vref- = Vss.

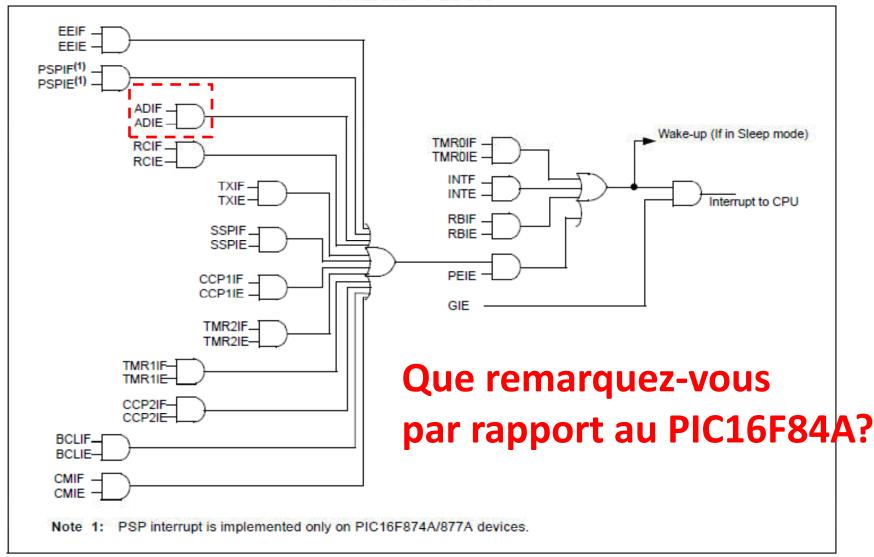
- L'utilisation de l'ADC des μC 16F se fait par 3 manières:
 - Par scrutation du bit GO/DONE.
 - Par scrutation du flag ADIF.
 - Sous Interruption.

- Par scrutation du bit GO/DONE:
 - Sélecter le canal à convertir ADCON0(CHS2:CHS0).
 - Faire une attente autour de 20μs pour le temps d'acquisition (Rs \leq 10K Ω).
 - Positionner le bit GO/DONE (ADCON0(GO/DONE) ← 1).
 - Scruter le bit GO/DONE jusqu'à l'effacement (ADCON0(GO/DONE) = 0).
 - Lire le résultat de conversion dans les registres ADRESH:ADRESL.

- Par scrutation du flag ADIF :
 - Sélecter le canal à convertir ADCON0(CHS2:CHS0).
 - Effacer le flag ADIF (ADIF \leftarrow 0).
 - Faire une attente autour de 20μs pour le temps d'acquisition (Rs \leq 10K Ω).
 - Positionner le bit GO/DONE (ADCON0(GO/DONE) ← 1).
 - Scruter le flag ADIF jusqu'au positionnement (ADIF = 1).
 - Lire le résultat de conversion dans les registres ADRESH:ADRESL.

 Sous Interruption: avant de passer vers cette manière, il faut connaitre d'abord la logique d'interruption des μC PIC16F87xA.

INTERRUPT LOGIC



Le MAIN (code principal)

- En configuration:
 - ADIE 1.
 - PEIE 1.
 - GIE **←** 1.
 - ADIF \leftarrow 0.
- Sélecter le canal à convertir ADCON0(CHS2:CHS0).
- Faire une attente autour de 20µs pour le temps d'acquisition (Rs ≤ 10KΩ).
- Positionner le bit GO/DONE (ADCON0(GO/DONE) ← 1).

Le ISR (code de service d'interruption)

- Si ADIF = 1 alors
 - Lire le résultat de conversion dans les registres ADRESH:ADRESL.
- ADIF ← 0.

REGISTERS/BITS ASSOCIATED WITH A/D

| Address | Name | Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 | Value on POR, BOR | Value on MCLR, WDT |
|-----------------------|--------|----------|---|--|-------|-------|---------|--------|--------|----------------------|--------------------|
| 0Bh,8Bh, 10Bh,18Bh | INTCON | GIE | PEIE | TMR0IE | INTE | RBIE | TMR0IF | INTF | RBIF | 0000 000x | 0000 000u |
| 0Ch | PIR1 | PSPIF(1) | ADIF | RCIF | TXIF | SSPIF | CCP1IF | TMR2IF | TMR1IF | 0000 0000 | 0000 0000 |
| 8Ch | PIE1 | PSPIE(1) | ADIE | RCIE | TXIE | SSPIE | CCP1IE | TMR2IE | TMR1IE | 0000 0000 | 0000 0000 |
| 1Eh | ADRESH | A/D Resu | A/D Result Register High Byte | | | | | | | | uuuu uuuu |
| 9Eh | ADRESL | A/D Resu | A/D Result Register Low Byte | | | | | | | | uuuu uuuu |
| 1Fh | ADCON0 | ADCS1 | ADCS0 | CHS2 | CHS1 | CHS0 | GO/DONE | | ADON | 0000 00-0 | 0000 00-0 |
| 9Fh | ADCON1 | ADFM | ADCS2 | (- 1 | _ | PCFG3 | PCFG2 | PCFG1 | PCFG0 | 00 0000 | 00 0000 |
| 85h | TRISA | _ | - | PORTA Data Direction Register | | | | | | 11 1111 | 11 1111 |
| 05h | PORTA | | PORTA Data Latch when written: PORTA pins when read | | | | | | | 0x 0000 | 0u 0000 |
| 89h ⁽¹⁾ | TRISE | IBF | OBF | IBOV PSPMODE — PORTE Data Direction bits | | | | | | 0000 -111 | 0000 -111 |
| 09h ⁽¹⁾ | PORTE | | | 10-10 | - | | RE2 | RE1 | RE0 | xxx | uuu |

Legend: x = unknown, u = unchanged, - = unimplemented, read as '0'. Shaded cells are not used for A/D conversion.

Note 1: These registers are not available on 28-pin devices.